

PIN DISTRIBUTION EMCP BGA 254 (EMMC 5.1 + LPDDR4X)



	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
A	NC	NC	DQ 0 A	VDD1	VDD2	VDDQ	VDDQ	VDD2	VDD1				VDDQ	VDDQ	VDD1	VDD1	NC	NC
B	NC		DQ 1 A	VSS	VDDQ	VSS	DQ 4 A	VSS	VDD2				VDD2	VDD2	VDD1	ZQ 0		NC
C			DQ 2 A	VSS	VSS	DQ 5 A	VSS	DQ 7 A	DQS0 TA				CA 2 A	VSS	CA 5 A	ZQ 1		
D			DQ 3 A	VSS	DMIO A	VSS	DQ 6 A	VSS	DQS0 CA				CA 3 A	VSS	VSS	NC		
E													CA 4 A	VSS	CS 0 A	CKE 0 A		
F													CA 1 A	VSS	CS 1 A	CKE 1 A		
G			DQ 13 A	VSS	VSS	VSS	VDD2	VDD2	VDD2				VSS	CA 0 A	VSS	CLK TA		
H			DMI1 A	VSS	VDDQ	DQ 14 A	VSS	DQ 15 A	VDDQ				VSS	NC	VSS	CLK CA		
J			DQ 11 A	VDDQ	VDDQ	VSS	DQ 12 A	VDDQ	DQS1 CA				ODT A	NC	VCCQ	VCCQ	VCCQ	
K		VDD2	DQ 10 A	VSS	DQ 8 A	DQ 9 A	VSS	VSS	DQS1 TA				VSS	VSS	VCCQ	VSS	NC	
L							VDD2	VDD2	VDD2				VSS	DAT7	DAT6	VSS	VSS	VDDI
M			NC	NC	NC	NC	NC	VSS	CLK				DS	VSS	VSS	DAT1	DAT4	VCC
N			NC	NC	NC	NC	NC	VSS	EMMC RST				VSS	DAT2	DAT5	VSS	VSS	VCC
P							VDD2	VDD2	VDD2				CMD	VSS	VSS	DAT3	DAT0	VCC
R		VDD2	DQ 10 B	VSS	DQ 8 B	DQ 9 B	VSS	VSS	DQS1 TB				VCCQ	VCCQ	VSS	VSS	VSS	
T			DQ 11 B	VDDQ	VDDQ	VSS	DQ 12 B	VDDQ	DQS1 CB				ODT B	NC	VCCQ	VCCQ	NC	
U			DMI1 B	VSS	VDDQ	DQ 14 B	VSS	DQ 15 B	VDDQ				VSS	NC	VSS	CLK TB		
V			DQ 13 B	VSS	VSS	VSS	VDD2	VDD2	VDD2				VSS	CA 0 B	VSS	CLK CB		
W													CA 1 B	VSS	CS 1 B	CKE 1 B		
Y													CA 4 B	VSS	CS 0 B	CKE 0 B		
AA			DQ 3 B	VSS	DMIO B	VSS	DQ 6 B	VSS	DQS0 CB				CA 3 B	VSS	VSS	DDR RST		
AB			DQ 2 B	VSS	VSS	DQ 5 B	VSS	DQ 7 B	DQS0 TB				CA 2 B	VSS	CA 5 B	NC		
AC	NC		DQ 1 B	VSS	VDDQ	VSS	DQ 4 B	VSS	VDD2				VDD2	VDD2	VDD1	NC		NC
AD	NC	NC	DQ 0 B	VDD1	VDD2	VDDQ	VDDQ	VDD2	VDD1				VDDQ	VDDQ	VDD1	VDD1	NC	NC